

# McLean 輪読第 5 回 p.277-287

学籍番号 05-162003 理学部天文学科 4 年 小川貴士

2017 年 5 月 24 日

8.1 章は数式が一切出てこず、お話となる箇所が多い。

## 8.1 クロック電圧と基本的な電気の要素

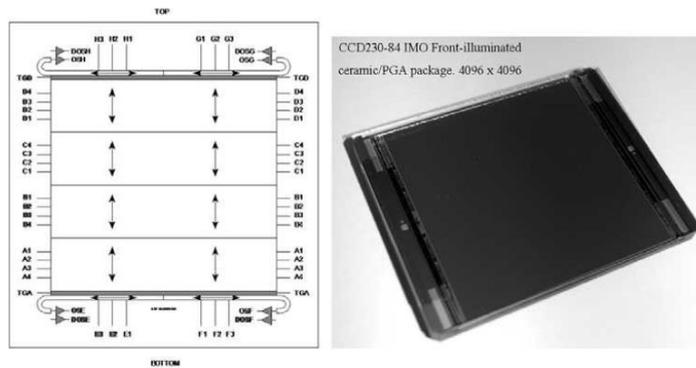


図 1 device schematic

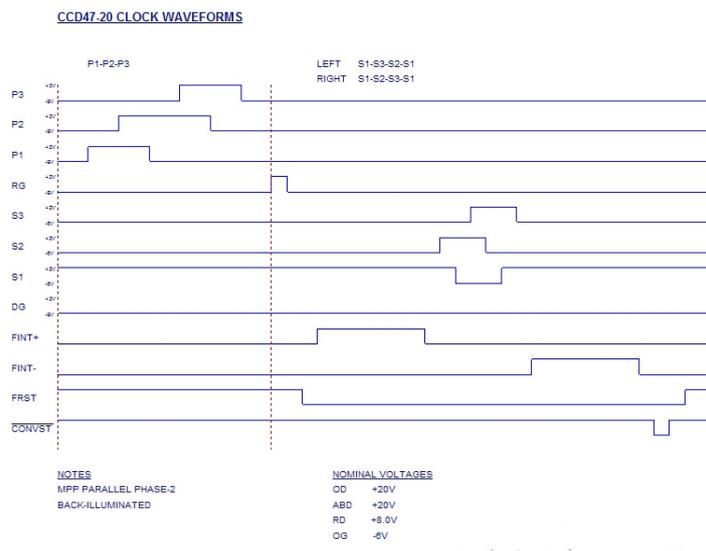


図 2 timing diagram

## 装置の設計図

書かれる内容はおおよそ以下の通り

- それぞれのピンの名前と記号
- それぞれのピンの電圧と電圧幅
- timing diagram(図参照)

## CCD の電圧

以下の 2 種類

- 固定電圧:直流 (DC) バイアスを参照/スイッチを入れても変化しない
- クロック電圧 (パルス電圧):周期的な電圧/電荷輸送に合わせる

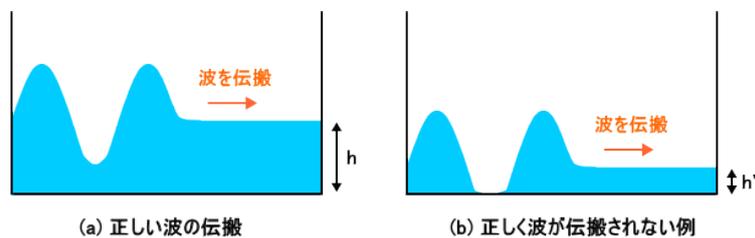


図3 (参考) バイアス電流

## フレームトランスファーイメージセンサーの種類

### *Serial (horizontal) register clocks*

相の数に対応して (3 相なら 3 つ) ピンが配置される。巨大な CCD では、CCD の反対側にもう 1 つ (合計 2 つ) 配置される。場合によっては serial register clocks の両側にアウトプットがついていることがある (合計 4 つのアウトプット)。

### *Parallel (vertical) register clocks*

相の数に応じて電圧のラインが必要となる。フレームトランスファー CCD では image section と store section の 2 つが必要となる。そのため、2 個のピンを組み合わせたものが必要となる。

### *Reset transistor clock*

アウトプットに備え付けられた増幅器の電荷受容体の電荷をリセットするための電圧を送る。<sup>\*1</sup>

## 直流バイアス電圧で重要なもの

### *substrate voltage ( $V_{SD}$ )*

他の全ての電圧から参照される。普通はグラウンドあるいは 0V に設定される。

### *Reset drain voltage ( $V_{RD}$ )*

<sup>\*1</sup> 1 つの CCD を動かすのに必要な電力は 20V ほどである。大きなものになると 40V くらいになる。

電荷を読み取った後に毎回 CCD output の FET(field effect transistor) の終端の電圧をリセットするために用いられる。

*Output drain voltage( $V_{OD}$ )*

アウトプットの増幅器の電圧をリセットするために用いられる。

*Output gate voltage( $V_{OG}$ )*

アウトプットに入る電圧の大きさを制御するために用いられる。

個々の電荷の集まりに対応したパルス電気信号は、CCD 外の他のトランジスタを通じて接地された出力トランジスタ (output transistor; OS) から送られてくる。他の追加の機能は以下の通り。

**CCD の機能の例**

- vertical register を serial registers に独立に繋ぐ
- 1 つの serial register が低ノイズ・遅いスキャンの増幅器につながるのに対し、もう 1 つは TV video の割合で信号を視覚化していく増幅器につながっている。
- summing well という、serial pixel2 つ分の容量をもつゲート

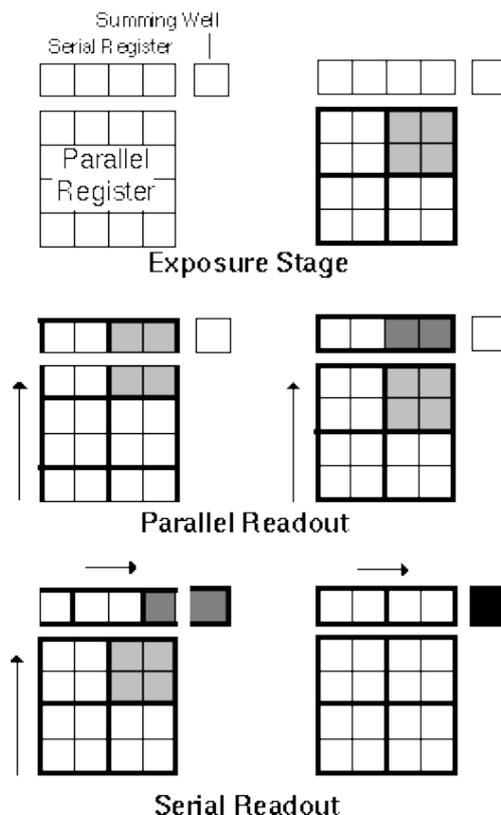


図4 summing well

製造者は pin が高い電圧か低い電圧のどちらに繋がれるべきかを具体的に記してくれるが、天文学において使用する際の、低温かつゆっくりとした読み出しの際の電圧の設定については必ずしも

そうではない。<sup>\*2</sup>クロック電圧の幅や直流バイアス電圧の値が 0.1V 変わっただけでも、low light level においては大きな改善が見られることがある。

安全に取り扱うには

- 丈夫な CCD だが、静電放出の際に細かいゲート同士が短絡しやすい
- CCD は導電体の容器に保管する
- CCD を扱うときは接地されたリストバンドを手首につける
- ナイロンの服を着るべきではない
- キレイでイオン化された (電気を通す) 空気の流れの下で実験を行うべきである
- 少しでも推奨された値を超えた電圧が CCD にかかったら何らかの信号が送られるようにする

### 8.1.1 The analog signal chain

analog signal chain は以下のものを含む

- プリアンプ
- ポストアンプ (post-amplifier)
- ノイズ除去回路
- アナログ-デジタル変換器 (analog-to-digital converter;ADC)
- 低ノイズ直流電源<sup>\*3</sup>
- レベル変換回路<sup>\*4</sup>

ノイズの原因

グラウンドループ

- 2つの系がグラウンドに僅かながら異なったインピーダンスで繋がっている → グラウンドの2箇所では微妙に電圧が異なり、電流が流れる
- 斜めの縞模様としてイメージ上に現れる
- グラウンドを1つだけにすることで解決される (star ground)
- グラウンドまでの接続は可能な限り短く
- 可能な限り電気抵抗の小さい導線を使う
- 可能な限り回路基板は銅板を使う
- グラウンドループが生じたときに備えて、望遠鏡の構造からは独立した配置になるように十分注意して設計を行う

その他ノイズについて

- CCD は僅かなノイズでも検出してしまう

---

<sup>\*2</sup> 「製造者はこの手のサービスを提供できる」と続く。愚痴と思われる。

<sup>\*3</sup> バイアス電源の供給に必要

<sup>\*4</sup> 0-5V の TTL(transistor-transistor-logic) クロックパルスチップが要求するレベルに変換する

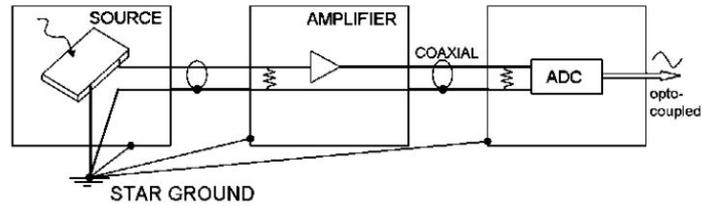
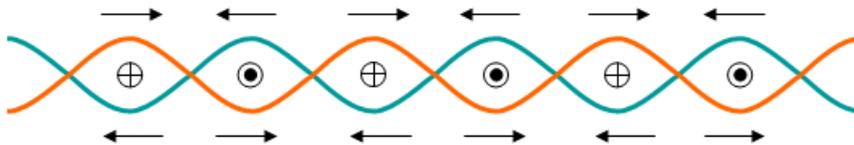


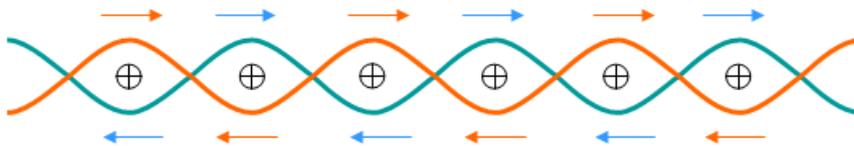
図5 star ground

- 銅製の同軸ケーブルが有効\*5
- 重要な信号を CCD に送るときは、単一のケーブルよりツイストペアケーブル (より対線) の方がよい → ノイズ除去
- 離れたところに信号を伝えるには光ファイバー
- プリアンプで信号を増幅し、長いケーブルでの信号伝送の前に弱いアナログ信号をデジタル信号に変換する
- 山頂など冷たく高度の環境では作業時の適切な各種数値が平地とは変わること

より対線を流れる信号電流で発生する磁束(⊙ と ⊕)は、隣同士で反転しているので互いに打ち消しあう  
 → 伝送する信号により、外部にノイズを出しにくい



より対線を貫通する磁束により発生する電流の向き(→ と ←)は、隣同士で反転しているので互いに打ち消しあう  
 → 伝送する信号は、外部からの影響を受けにくい



磁束の向き ⊕ 手前から奥向き ⊙ 奥から手前向き

図6 ツイストペアケーブル

\*5 ノイズが少ない





図 8 hard-wired

### Programmable designs

- 電気的な関数 (electronic function) がコンピュータで制御できる
- たくさんの CCD を使うときに役立つ
- digital signal processor(DSP):デジタル信号処理に特化したマイクロプロセッサ
- programmable read-only memories(PROMs):1 度だけ使用者がデータを書き込むことができる (回線を焼き切ることで書き込みを行うので、burning と呼ばれる。
- 上記のようなものの登場から様々な設計が可能となった
- EPROM:一定回数書き込みと消去ができる
- random access memory(RAM):コンピュータからプログラムをダウンロードする

コントローラーの設計には、拡張と新しい装置の分の空間を設けることが実用的である。以下の項目に幅を持たせると良い

- 読み出し速度
- on-chip pixel binning(複数のピクセルを仮想的に 1 つのピクセルとみなして感度を上げること)
- イメージ領域の一部のみのデジタル化
- 両方向への電荷輸送
- overscanning\*<sup>8</sup>

これらのモードは小さな波形の組み合わせから構成される。例えば、2 つのマイクロプロセッサを用意し、1 目がどの波形が必要か、2 目がそれぞれ何個必要か計算するなどして処理をする。処理をスムーズに行うために、マイクロプロセッサと波形配列決定装置の間に

---

\*<sup>8</sup> 速度？

FIFO(first-in-first-out)\*<sup>9</sup>バッファが入ることもある。

以下、具体的な CCD コントローラーの例が延々と続く。その途中で FPGA(field programmable gate array) というものが登場するが、これは製造後に購入者が構成を設計できる回路のことである。将来の CCD コントローラーは CCD と同程度まで小型化するだろう。これには ASIC(application-specific integrated circuit; 特定用途向け集積回路) という回路が関与してくる。ASIC は

- 実装面積の縮小
- 消費電力の低減
- 動作速度の向上
- 単価が安い
- 開発費が高い
- 開発期間が長い
- 回路設計の誤りの修正が困難

といった特徴を持ち、FPGA とよく比較される。

---

\*<sup>9</sup> 先に入力されたものが先に出力される